

Dr Sławomir Grzelak

1. Implementacja analizatora stanów logicznych w strukturę Virtex-4

Praca polegałaby na wykorzystaniu układu FPGA Virtex-4 jako wielobitowego analizatora stanów logicznych. Do gromadzenia danych można wykorzystać bloki dwuportowej pamięci RAM. Konieczne jest także zbudowanie programu działającego na komputerze, zapewniającego odczyt danych z układu FPGA oraz wizualizację.

2. Budowa sieci kratowej z wykorzystaniem protokołu ZigBee

Protokół ZigBee charakteryzuje się niskim poborem mocy i małym zasięgiem. Można dodatkowo poprawić zarówno zasięg jak i pobór mocy konstruując sieć kratową (mesh network). Zestawiane są wówczas połączenia wykorzystujące sąsiednie elementy sieci.

3. Współpraca szybkiego przetwornika analogowo-cyfrowego z układem FPGA (Inż.)

Układ FPGA może dostarczać sygnał zegarowy o odpowiedniej częstotliwości oraz magazynować pojawiające się na wyjściu przetwornika dane. Praca polegałaby na napisaniu odpowiedniego programu umożliwiającego odczyt danych ze struktury FPGA oraz wizualizację przebiegu napięcia.